

Recibido 13 Septiembre 2019. Aceptado 3 Diciembre 2019. Publicado 20 Diciembre 2019.

ISSN 2448-7775

Análisis de eficiencia y THD de un inversor multinivel asimétrico de 9 niveles para sistemas de Energías Renovables

CHRISTOPHER JESÚS RODRÍGUEZ CORTÉS, CESAR AUGUSTO LIMONES POZOS*, JOSÉ MIGUEL SOSA ZUÑIGA

Instituto Tecnológico Superior de Irapuato
christopherrodriguezcorres@gmail.com
cesar.limones@itesi.edu.mx (*Autor de correspondencia)
jmsosa@itesi.edu.mx

RESUMEN En el presente trabajo se muestra el análisis de los parámetros de eficiencia y la distorsión armónica total un inversor multinivel asimétrico híbrido compuesto con la conexión en cascada de un inversor tipo T y un inversor puente H. Los inversores tienen una relación de voltaje asimétrico de 1:1.5. Se propone una modulación basada en la técnica modulación por ancho de pulso sinusoidal para obtener en la salida del inversor multinivel híbrido en cascada de 9 niveles. El aumento de niveles reduce el contenido armónico, incrementa la eficiencia y reduce el filtro de acoplamiento. El inversor puede ser usado para inyección de potencia activa a la red mediante fuentes de energías renovables. Se muestran resultados numéricos comparando con una topología de un inversor puente H en cascada de relación 1:2.

PALABRAS CLAVE— Energías renovables, eficiencia, THD, multinivel híbrido.

I. INTRODUCCIÓN

Los inversores multinivel producen una forma de onda de salida escalonada parecida a una sinusoidal y presentan mejoras con respecto a los inversores de 2 o 3 niveles. Entre ellas están una distorsión armónica baja, filtros de salida más pequeños, menor estrés eléctrico entre sus componentes y también permite trabajar con frecuencias más bajas, esto último permite aumentar la eficiencia del sistema [1].

Los inversores multinivel aumentan el número de niveles de voltaje en la forma de voltaje escalonado a la salida. Los inversores multinivel se pueden clasificar en inversores modulares [2], inversores conectados en paralelo [3], inversores conectados en cascada [3]-[5], o inversores híbridos cuando se conectan más de dos topologías diferentes como se muestra en [6]-[11].

Los inversores modulares son otra alternativa para aumentar el número de niveles en el voltaje de salida, sin embargo, este tipo de inversor es difícil de controlar para

aplicaciones de generación de energías no convencionales [2]. Los inversores conectados en paralelo consisten en dos inversores que comparten el mismo bus de corriente continua (Direct Current, DC) de alimentación. Este tipo de inversores pueden ser del mismo tipo como en [3], [4] o de dos tipos diferentes de inversores [12], [13].

Los inversores en cascada a su vez se pueden clasificar en inversores simétricos y asimétricos. Los inversores simétricos tienen dos o más convertidores de topologías iguales conectados con fuentes separadas, donde el valor de cada fuente tiene el mismo valor de voltaje. Entre más inversores en cascada son conectados, mayor es el número de niveles que se puede obtener. Sin embargo, la principal desventaja es que al incrementar el número de interruptores la eficiencia disminuye debido a que las principales pérdidas de potencia son causadas por el encendido y apagado de los interruptores. En [11] se presenta un inversor multinivel híbrido, con la conexión en cascada de un inversor Tipo-T (TT) y un inversor puente H (HB, H-Bridge), donde se propone un esquema de modulación para generar 7 niveles, suponiendo que las fuentes de

alimentación son simétricas. Por otro lado, los inversores en cascada asimétricos tienen la ventaja de usar fuentes de alimentación de distintos valores, normalmente en relaciones de 1:2 o 1:3, de esta manera, el número de interruptores es el mismo, pero aumenta el número de los niveles de voltaje.

En los últimos años se han surgido aplicaciones para las energías renovables (ER), para la generación de energía eléctrica como en la energía eólica en [3] y en la energía fotovoltaica [3]-[6], [13].

En este artículo se presenta un inversor multinivel asimétrico formador por un inversor Tipo-T de 3 niveles (3 Level T-Type, 3L-TT) y un inversor puente H de 3 niveles (3 Level H-Bridge, 3L-HB). A este inversor se le ha denominado inversor 9L-TT-HB (9 Level, T-Type, H-Bridge). En la Sección II se describe el funcionamiento del inversor multinivel asimétrico y se propone una modulación basada en la modulación por ancho de pulso sinusoidal (Sine Pulse Width Modulation, SPWM) para que el inversor tenga a la salida 9 niveles de voltaje. En la Sección III se muestran resultados numéricos de los voltajes de salida de los inversores multinivel considerados, y además se realiza un análisis de la distorsión armónica total (Total Harmonic Distortion, THD). Se lleva a cabo una comparación de ambos inversores, fijando las mismas características de frecuencia y carga. En la Sección IV, se muestran resultados numéricos de los análisis de eficiencia de los inversores multinivel asimétricos. Finalmente, en la Sección V se describen las conclusiones del artículo.

II. DESCRIPCIÓN DEL INVERSOR 9L-TT-HB

En la Fig. 1 se muestra el inversor propuesto de 9 niveles conectando en cascada el inversor 3L-TT en la parte superior y el inversor 3L-HB en la parte inferior. El inversor propuesto es llamado 9-Level T-Type-H-Bridge o 9L-TT-HB. El valor de V_{CD} , en Fig. 1 y Fig. 2, es el voltaje de alimentación del bus de potencia de DC para uno de los inversores en cascada, mientras que V_{C1} , V_{C2} y V_{C3} son los voltajes de los capacitores C_1 , C_2 y C_3 del bus de alimentación. L es el inductor de acoplamiento entre el inversor multinivel y la red eléctrica v_{red} , i es la corriente de salida del inversor multinivel. Además, se define el voltaje de salida para el inversor superior de 3 niveles como v_{xy} y para el inversor inferior v_{yz} , la suma de ambas salidas da como resultado la salida del inversor multinivel y se define como v_{xz} . El inversor 9L-TT-HB tiene voltajes asimétricos para disminuir el THD del voltaje de salida en relación 1:1.5 en los voltajes de alimentación V_{CD} . Además se puede notar que el voltaje del inversor superior es menor que el voltaje del inversor inferior. En la Fig. 2 se muestra el inversor de 7 niveles puente H en cascada (7 Level Cascaded H-Bridge o 7L-CHB) para comparar el inversor propuesto.

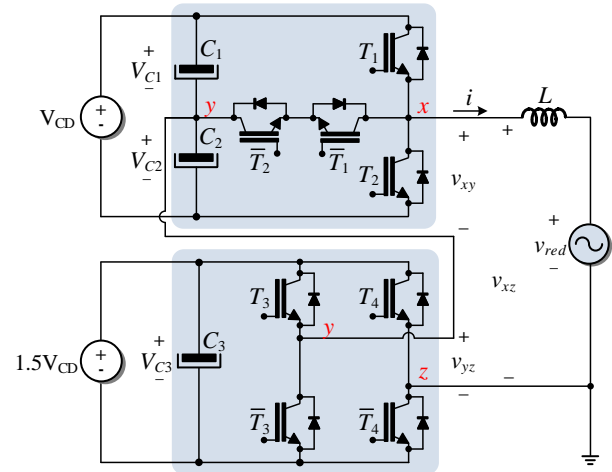


Fig. 1. Inversor híbrido 9L-TT-HB con voltajes asimétricos.

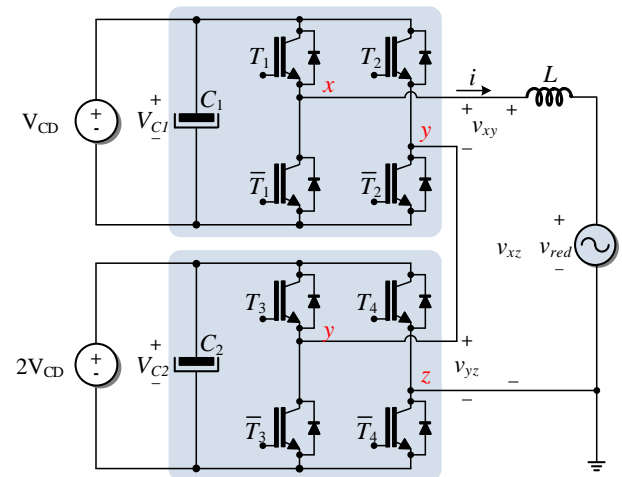


Fig. 2. Inversor 7L-CHB con voltajes asimétricos.

A. Análisis de estados del inversor 9L-TT-HB.

El análisis de los estados y de los niveles del inversor 9L-TT-HB se muestra en las Tablas I, II y III. En la Tabla I se muestran los estados de los interruptores T_1 , \bar{T}_1 , T_2 y \bar{T}_2 para el inversor superior 3L-TT. En el Estado 1, se genera el voltaje $v_{xy} = +0.5 V_{CD}$ cuando se activan los interruptores T_1 y \bar{T}_2 , mientras que \bar{T}_1 y T_2 están desactivados, como se muestra en la Fig. 3.

TABLA I. ESTADOS PARA EL INVERSOR 3L-TT.

Estado	T_1	\bar{T}_1	T_2	\bar{T}_2	v_{xy}
1	1	0	0	1	$+0.5 V_{CD}$
2	0	1	0	1	0 V
3	0	1	1	0	$-0.5 V_{CD}$

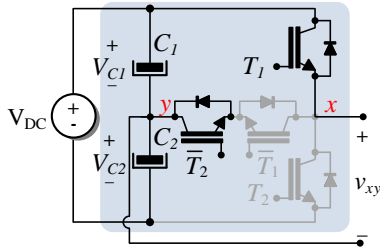


Fig. 3. Estado 1, inversor 3L-TT.

En el Estado 2, se genera el voltaje $v_{xy} = 0\text{ V}$ cuando se activan los interruptores \bar{T}_1 y \bar{T}_2 , mientras que T_1 y T_2 están desactivados, como se muestra en la Fig. 4.

Finalmente, en el Estado 3, se genera el voltaje $v_{xy} = -0.5 V_{CD}$ cuando se activan los interruptores \bar{T}_1 y T_2 , mientras que T_1 y \bar{T}_2 están desactivados, como se muestra en la Fig. 5.

En la Tabla II se muestra los estados de los interruptores T_3 , \bar{T}_3 , T_4 y \bar{T}_4 para el inversor inferior 3L-HB. En el Estado 4, se genera el voltaje $v_{yz} = +V_{CD}$ cuando se activan los interruptores T_3 y \bar{T}_4 , mientras que \bar{T}_3 y T_4 están desactivados, como se muestra en la Fig. 6.

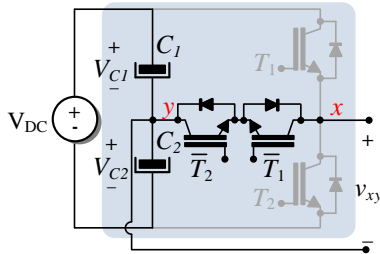


Fig. 4. Estado 2, inversor 3L-TT.

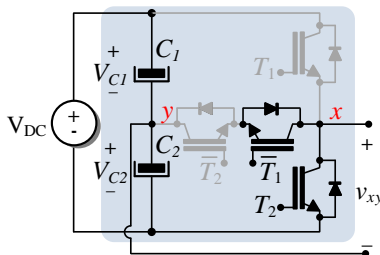


Fig. 5. Estado 3, inversor 3L-TT.

TABLA II. ESTADOS PARA EL INVERSOR 3L-HB.

Estado	T_3	\bar{T}_3	T_4	\bar{T}_4	v_{yz}
4	1	0	0	1	$+V_{CD}$
5	1	0	1	0	0 V
6	0	1	1	0	$-V_{CD}$

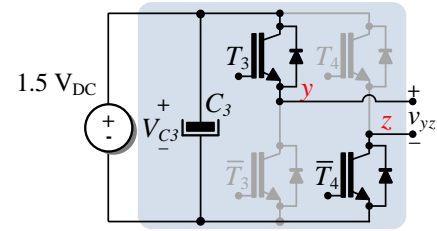


Fig. 6. Estado 4, inversor 3L-HB.

En el Estado 5, se genera el voltaje $v_{yz} = +0\text{ V}$ cuando se activan los interruptores T_3 y T_4 , mientras que \bar{T}_3 y \bar{T}_4 están desactivados, como se muestra en la Fig. 7.

Finalmente, en el Estado 6, se genera el voltaje $v_{yz} = -V_{CD}$ cuando se activan los interruptores \bar{T}_3 y T_4 , mientras que T_3 y \bar{T}_4 están desactivados, como se muestra en la Fig. 8.

En la Tabla III se muestran los voltajes obtenidos cuando se conectan los inversores en cascada. Se observa que la suma de los voltajes individuales en la salida de los inversores 3L-TT y 3L-HB generan 9 niveles de voltaje v_{xz} entre los nodos x y z .

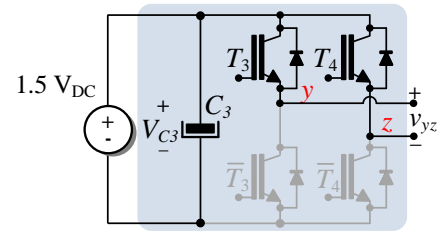


Fig. 7. Estado 5, inversor 3L-HB.

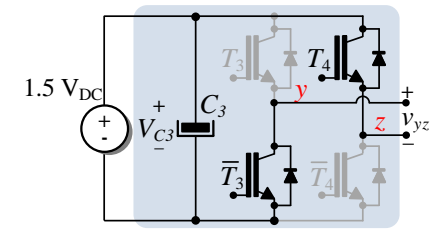


Fig. 8. Estado 6, inversor 3L-HB.

TABLA III. NIVELES DE VOLTAJE DE SALIDA PARA EL 9L-TT-HB.

Nivel	v_{xy}	v_{yz}	v_{xz}
1	0	0	0 V
2	$+0.5 V_{CD}$	0	$+0.5 V_{CD}$
3	$-0.5 V_{CD}$	$+1.5 V_{CD}$	$+V_{CD}$
4	0	$+1.5 V_{CD}$	$+1.5 V_{CD}$
5	$+0.5 V_{CD}$	$+1.5 V_{CD}$	$+2 V_{CD}$
6	$-0.5 V_{CD}$	0	$-0.5 V_{CD}$
7	$+0.5 V_{CD}$	$-1.5 V_{CD}$	$-V_{CD}$
8	0	$-1.5 V_{CD}$	$-1.5 V_{CD}$
9	$-0.5 V_{CD}$	$-1.5 V_{CD}$	$-2 V_{CD}$

B. Esquema de modulación SPWM

En la Fig. 9 se muestra el esquema de modulación propuesto para generar los 9 niveles en el inversor 9L-TT-HB. La estrategia de modulación utilizada está basada en la comparación de señales portadoras (señal triangular) desplazadas en nivel con una señal de referencia (señal sinusoidal). A esta técnica se le conoce convencionalmente como modulación por ancho de pulso sinusoidal de nivel desplazado (Level Shifted- Sinusoidal Pulse Width Modulation, LS-SPWM).

Además, para generar los disparos de los semiconductores se necesita una compuerta lógica XOR. Por ejemplo, para activar y desactivar el transistor T_1 y \bar{T}_1 , se coloca una compuerta XOR con las salidas de los comparadores m_1, m_3, m_4, m_6 y m_7 . Para activar y desactivar el transistor T_2 y \bar{T}_2 , se coloca una compuerta XOR con las salidas de los comparadores m_2, m_3, m_5, m_6 y m_8 . Para obtener las secuencias de conmutación para el semiconductor T_3 y \bar{T}_3 es por medio de la comparación m_3 . Finalmente, para las secuencias de conmutación para el semiconductor T_4 y \bar{T}_4 es por medio de la comparación m_6 . Cabe mencionar que se utilizó un esquema de modulación similar para controlar el inversor multinivel 7L-CHB. Donde se usan solamente 6 portadoras desplazadas horizontalmente.

En la Fig. 10 se muestran las secuencias de conmutación para los semiconductores T_1, T_2, T_3 y T_4 , que se obtuvieron de la modulación propuesta en mostrada en la Fig. 3. Se nota que las secuencias de conmutación para el interruptor T_1 conmutan a alta frecuencia en el semiciclo positivo de la señal de referencia, mientras que en el semiciclo negativo conmuta a baja frecuencia. También, se nota que los interruptores T_2 y T_4 , conmutan a una frecuencia menor y en el semiciclo negativo, mientras que semiciclo positivo están apagados. El interruptor T_3 conmuta en el semiciclo positivo mientras que el semiciclo negativo está apagado.

III. RESULTADOS NUMÉRICOS

Los parámetros de simulación se muestran en la Tabla IV, donde el voltaje de salida del inversor v_{xz} se fijó a 300 V, también se hizo una comparación con el inversor 7L-CHB fijando el voltaje de salida a 300 V, pero con relación 1:2 para generar los diferentes niveles de voltaje.

En la Fig. 11, de arriba a abajo, se muestra la forma de onda del voltaje de salida v_{xy} del inversor 3L-TT y el voltaje de salida v_{yz} del inversor 3L-HB. Se nota que los dos inversores generan tres niveles de voltaje. Se observa también, que la salida de voltaje máximo es $V_{m\acute{a}x} = 75 V$ en el inversor

superior, mientras que la salida de voltaje máximo es de $V_{m\acute{a}x} = 225 V$ en el inversor inferior. Además, se puede notar que el inversor superior conmuta a frecuencia alta, y el inversor inferior conmuta a frecuencia baja.

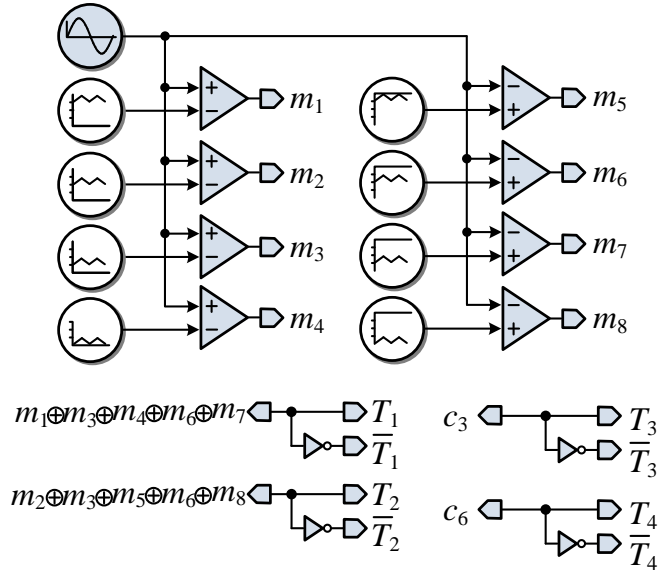


Fig. 9. Inversor 7L-CHB con voltajes asimétricos.

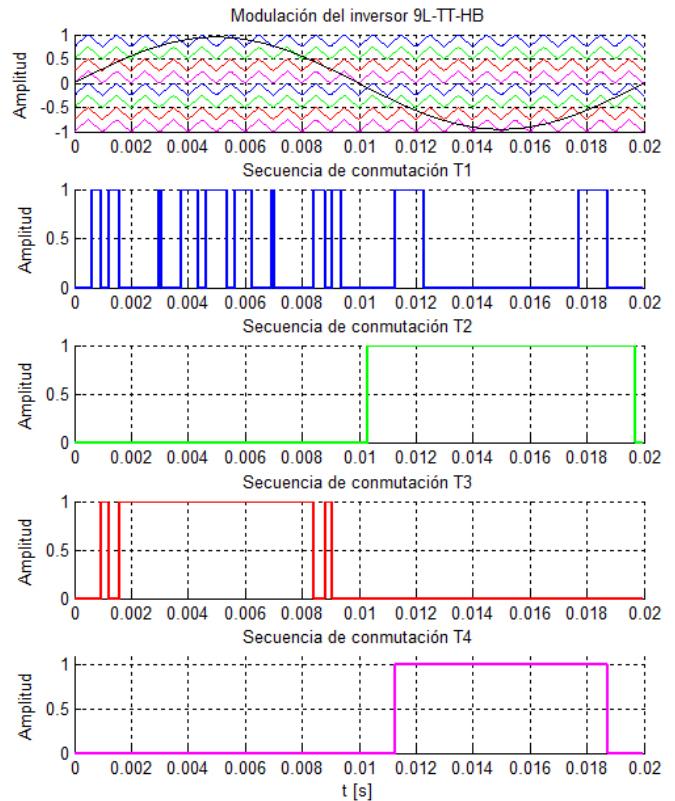


Fig. 10. Secuencias de conmutación de inversor 9L-TT-HB.

TABLA IV. PARÁMETROS DE SIMULACIÓN.

Parámetros	9L-TT-HB	7L-CHB
Voltaje del inversor superior (V_{CD})	150 V	100 V
Voltaje del inversor inferior (V_{CD})	225 V	200 V
Relación de voltaje DC-Link	1:1.5	1:2
Inductor (L)	1.5 mH	1.5 mH
Resistencia (R)	15 Ω	15 Ω
Frecuencia de conmutación (f_{sw})	10 kHz	10 kHz
Índice de modulación (m_a)	0.95	0.95

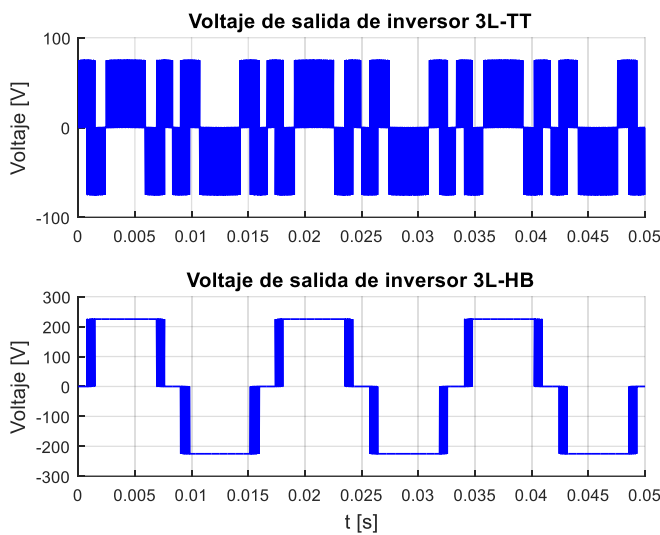


Fig. 11. Voltajes de salida v_{xy} y v_{yz} del inversor 9L-TT-HB.

En la Fig. 12, se muestra de arriba a abajo, la forma de onda del voltaje de salida v_{xz} del inversor multinivel 9L-TT-HB y del inversor multinivel 7L-CHB. Se nota que el inversor 9L-TT-HB genera 9 niveles de voltaje, y el inversor 7L-CHB genera 7 niveles de voltaje. Ambos inversores 9L-TT-HB y 7L-CHB usan fuentes asimétricas. Se puede observar, de la Tabla V, que el nivel de THD en el voltaje a la salida v_{xz} del inversor 7L-CHB es mayor comparado con el del inversor 9L-HB.

En la Fig. 13, de arriba a abajo, se muestra las formas de onda de la corriente de salida i del inversor multinivel 9L-TT-HB y del inversor multinivel 7L-CHB. Para este análisis se propone colocar un filtro inductivo $L = 1.5 \text{ mH}$ y una carga resistiva de $R = 15 \Omega$, sustituyendo al voltaje de la red eléctrica v_{red} .

Se observa que el rizo en la corriente de salida del inversor 9L-TT-HB tiene una diferencia menor de 0.45 A en comparación con el inversor 7L-CHB. Los datos para comparación se muestran en la Tabla V.

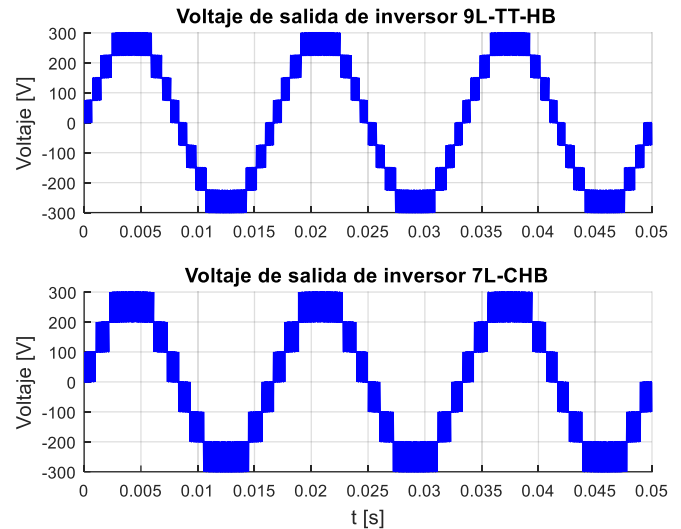


Fig. 12. Voltajes de salida del inversor 9L-TT-HB y 7L-CHB.

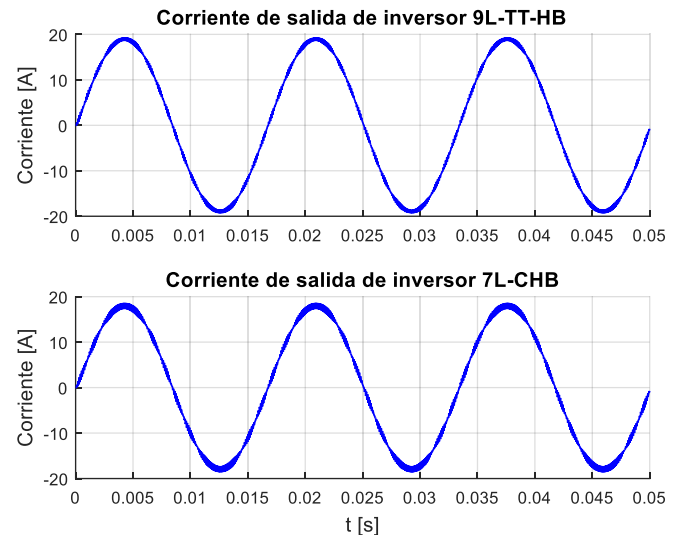


Fig. 13. Corrientes de salida del inversor 9L-TT-HB y 7L-CHB.

TABLA V. THD DE VOLTAJE Y RIZO DE CORRIENTE PARA 9L-TT-HB Y 7L-CHB.

Parámetro	9L-TT-HB	7L-CHB
THD (%)	15.66	22.45
Δi (A)	1	1.45

IV. ANÁLISIS DE EFICIENCIA

Un parámetro importante para considerar en los inversores aplicados a sistemas de energías renovables es la eficiencia, en los sistemas fotovoltaicos ya que los inversores deben de aprovechar la mayoría de la energía generada. Para realizar los cálculos de la eficiencia de los inversores multinivel propuestos se utilizó el modelo real del semiconductor proporcionado en las hojas de datos (IGBT modelo IRG4PC40FD). El cálculo de la eficiencia del convertidor permite calcular las pérdidas de

potencia del convertidor. Las principales pérdidas están asociadas a los procesos de conducción y conmutación en los dispositivos semiconductores. El análisis de eficiencia se realizó mediante el uso de la normativa europea [15]. La eficiencia se calculó mediante la Ec. (1), donde P_{en} es la potencia de entrada del inversor, $P_{pérd}$ son las pérdidas de potencia de los semiconductores y P_{sal} es la potencia de salida del inversor.

$$\eta = \frac{P_{en} - P_{pérd}}{P_{en}} = \frac{P_{sal}}{P_{en}} * 100\% \quad (1)$$

En la Fig. 14, se muestra la comparación de eficiencia de los inversores multinivel 9L-TT-HB y de los inversores multinivel 7L-CHB con respecto a la potencia, como se puede observar que la eficiencia aumenta a medida que aumenta la potencia, donde la eficiencia del inversor 9L-TT-HB aumenta de 97% a una potencia de 1 kW a 98.4% a una potencia de 5 kW. Para el inversor 7L-CHB, su eficiencia aumenta de 96.5% en una potencia de 1 kW a 98.2% en una potencia de 5 kW, donde la diferencia de eficiencia entre los dos inversores es de 0.2% a una potencia cercana de 5 kW. Como se puede observar del análisis de eficiencia, el sistema que tiene mayor eficiencia es el inversor 9L-TT-HB, debido que presenta menor estrés en los dispositivos semiconductores, a comparación del inversor 7L-CHB.

V. CONCLUSIONES

En el presente artículo se propone un inversor multinivel asimétrico llamado 9L-TT-HB, su propósito es generar 9 niveles de voltaje usando la conexión de dos topologías diferentes conocidas como 3L-TT y 3L-HB, donde el voltaje de entrada en el bus de corriente directa DC es asimétrico, con una relación de 1:1.5. El voltaje del bus de DC del inversor 3L-HB es 1.5 veces más grande que el bus de DC del inversor 3L-TT. Se propuso una modulación basada en la técnica LS-SPWM. Esta técnica permite que los semiconductores conmuten en un semiciclo, aumentando la eficiencia. En el inversor multinivel asimétrico el inversor 3L-TT está conmutando a una frecuencia alta, mientras que el inversor 3L-HB está conmutando a una frecuencia baja. En los sistemas monofásicos los inversores multinivel son adecuados para trabajar con potencias menores a los 10 kW. El inversor 9L-TT-HB tiene un THD de 15.66%, y el inversor 7L-CHB es de 22.45%, teniendo menor THD el inversor 9L-TT-HB. Además, el inversor 9L-TT-HB tiene un rizo de corriente de 1 A, mientras que el inversor 7L-CHB presenta un rizo de corriente de 1.45 A. En el análisis de eficiencia el inversor 9L-TT-HB tiene 98.4% de eficiencia a 1 kW, y aumenta a 98.4% en 5 kW, mientras que el inversor 7L-CHB tiene 96.5% de eficiencia a 1 kW, y aumenta a 98.2% en 5 kW, siendo una diferencia de 0.2% en la máxima eficiencia registrada.

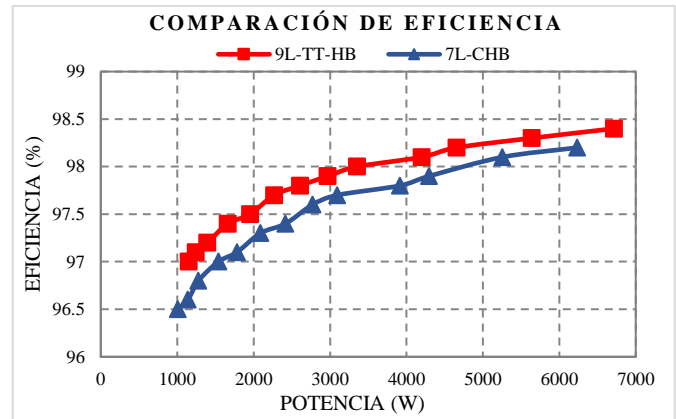


Fig. 14. Comparación potencia y eficiencia.

REFERENCIAS

- [1] J. Venkataramanaiah, Y. Suresh, A. K. Panda, "A review on symmetric, asymmetric, hybrid and single DC sources based multilevel inverter topologies," *Renewable and Sustainable Energy Reviews*, Volume 76, 2017, Pages 788-812, ISSN 1364-0321, doi: 10.1016/j.rser.2017.03.066.
- [2] S. Amamra, K. Meghriche, A. Cherifi and B. Francois, "Multilevel inverter Topology for Renewable Energy Grid Integration," in *IEEE Transactions on Industrial Electronics*, vol. 64, no. 11, pp. 8855-8866, Nov. 2017. doi: 10.1109/TIE.2016.2645887.
- [3] G. Vazquez, J. M. Sosa, P. R. Martinez-Rodriguez, M. A. Juarez and G. J. Gonzalez, "A Multilevel Inverter Topology with DC-decoupling for Grid Tied Transformer-less PV Systems," *Power Electronics and Computing (ROPEC), 2014 IEEE International Autumn Meeting on*, Nov. 2014.
- [4] Verdugo, C.; Kouro, S.; Rojas, C.A.; Perez, M.A.; Meynard, T.; Malinowski, M. "Five-Level T-type Cascade Converter for Rooftop Grid-Connected Photovoltaic Systems." *Energies* 2019, 12, 1743.
- [5] P. Jana, S. Chattopadhyay, S. Maiti, P. Bajpai and C. Chakraborty, "Hybrid modulation technique for binary asymmetrical cascaded multilevel inverter for PV application," 2016 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES), Trivandrum, 2016, pp. 1-6. doi: 10.1109/PEDES.2016.7914265.
- [6] N. Prabaharan, K. Palanisamy, "A Single Phase Grid Connected Hybrid Multilevel Inverter for Interfacing Photo-voltaic System," *Energy Procedia*, Volume 103, 2016, Pages 250-255, ISSN 1876-6102, doi:10.1016/j.egypro.2016.11.281.
- [7] A. Loukriz, S. Dudley, R. Brown, T. Quinlan and S. Walker, "Experimental validation of a thirteen level H-bridge photovoltaic inverter configuration," 2017 IEEE International Conference on Environment and Electrical Engineering and 2017 IEEE Industrial and Commercial Power Systems Europe (EEEIC/I&CPS Europe), Milan, 2017, pp. 1-5. doi: 10.1109/EEEIC.2017.7977746.
- [8] J. A. Ulrich and A. R. Bendre, "Floating capacitor voltage regulation in diode clamped hybrid multilevel converters," 2009 IEEE Electric Ship Technologies Symposium, Baltimore, MD, 2009, pp. 197-202. doi: 10.1109/ESTS.2009.4906515.
- [9] C. A. Silva, L. A. Cordova, P. Lezana and L. Empringham, "Implementation and Control of a Hybrid Multilevel Converter With Floating DC Links for Current Waveform Improvement," in *IEEE Transactions on Industrial Electronics*, vol. 58, no. 6, pp. 2304-2312, June 2011. doi: 10.1109/TIE.2010.2064277.
- [10] H. Yu, B. Chen, W. Yao and Z. Lu, "Hybrid Seven-Level Converter Based on T-Type Converter and H-Bridge Cascaded Under SPWM and SVM," in *IEEE Transactions on Power Electronics*, vol. 33, no. 1, pp. 689-702, Jan. 2018. doi: 10.1109/TPEL.2017.2664068.

- [11] C. A. Limones-Pozos, P. R. Martínez-Rodríguez, J. M. Sosa, G. Vázquez and A. Izaguirre-Vera, "Design and analysis of a single-phase transformerless multilevel 7L-TT-HB cascade inverter for renewable energy applications," *2018 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC)*, Ixtapa, Mexico, 2018, pp. 1-6. doi: 10.1109/ROPEC.2018.8661437.
- [12] P. R. Martínez-Rodríguez, D. U. Campos-Delgado, J. F. Martínez-García, J. C. Rentería-Soto, J. M. Sosa and C. A. Limones-Pozos, "A study on the single-phase NPC multilevel power converters for active power injection," *2017 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC)*, Ixtapa, 2017, pp. 1-6. doi: 10.1109/ROPEC.2017.8261669.
- [13] G. E. Valderrama, G. V. Guzman, E. I. Pool-Mazn, P. R. Martínez-Rodríguez, M. J. López-Sánchez and J. M. S. Zuiga, "A Single-Phase Asymmetrical T-Type Five-Level Transformerless PV Inverter," in *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 6, no. 1, pp. 140-150, March 2018. doi: 10.1109/JESTPE.2017.2726989.
- [14] V. Yaramasu, B. Wu, M. Rivera and J. Rodríguez, "A New Power Conversion System for Megawatt PMSG Wind Turbines Using Four Level Converters and a Simple Control Scheme Based on Two-Step Model Predictive Strategy Part I: Modeling and Theoretical Analysis," in *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 2, no. 1, pp. 3-13, March 2014. doi: 10.1109/JESTPE.2013.2294920.
- [15] Martino, M., Citro, C., Rouzbehi, K. and Rodríguez, P. "Efficiency Analysis of Single-Phase Photovoltaic Transformer-less Inverters," European Association for the Development of Renewable Energies, (2012) Environment and Power Quality (EA4EPQ).

BIOGRAFÍAS



Christopher Jesús Rodríguez Cortés, es estudiante de licenciatura del programa de Ingeniería Electrónica en la especialidad de Electrónica de Potencia y Energías Renovables en el Instituto Tecnológico Superior de Irapuato (ITESI), actualmente está en el desarrollo de su tesis profesional con el grupo de Electrónica de Potencia del ITESI. Sus principales intereses de investigación están orientado al estudio de los sistemas electrónicos de potencia para la conversión de energía de fuentes de energía eléctrica no convencionales como la energía solar y temas relacionados con la calidad de la energía.



Cesar A. Limones Pozos, obtuvo el grado de Maestría en Ingeniería en el Instituto Tecnológico Superior de Irapuato (ITESI) en el año 2012. Actualmente se encuentra adscrito como profesor de tiempo completo al ITESI. Sus principales intereses de investigación incluyen la aplicación de leyes de control lineal en los sistemas electrónicos de potencia como inversores y convertidores DC-DC, en temas relacionados con la calidad de la energía y generación de energía eléctrica mediante energías renovables.



José Miguel Sosa Zúñiga, es profesor titular del Instituto Tecnológico Superior de Irapuato, ITESI. Actualmente está asociado a los programas de licenciatura y maestría en ingeniería electrónica de dicho instituto. Sus intereses de investigación se enfocan en el área de control y aplicaciones a electrónica de potencia e incluyen la teoría de control y el modelado y diseño de controladores para convertidores de electrónica de potencia entre ellos convertidores DC-DC e inversores conectados a la red eléctrica, aplicados a la conversión de la energía eléctrica de fuentes no convencionales.